

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2003 年 4 月 3 日 (03.04.2003)

PCT

(10) 国際公開番号  
WO 03/027999 A1

(51) 国際特許分類: G09G 3/30, 3/20, H05B 33/12

(21) 国際出願番号: PCT/JP02/09922

(22) 国際出願日: 2002 年 9 月 26 日 (26.09.2002)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2001-295157 2001 年 9 月 26 日 (26.09.2001) JP

(71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社 (SANYO ELECTRIC CO., LTD.) [JP/JP]; 〒570-8677 大阪府 守口市 京阪本通2丁目5番5号 Osaka (JP).

(72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 井上 益孝 (INOUE, Masutaka) [JP/JP]; 〒570-8677 大阪府 守口市 京阪本通2丁目5番5号 三洋電機株式会社内 Osaka (JP). 村田 治彦 (MURATA, Haruhiko) [JP/JP]; 〒570-8677 大阪府 守口市 京阪本通2丁目5番5号 三洋電機株式会社内

Osaka (JP). 森 幸夫 (MORI, Yukio) [JP/JP]; 〒570-8677 大阪府 守口市 京阪本通2丁目5番5号 三洋電機株式会社内 Osaka (JP). 山下 敦弘 (YAMASHITA, Atsuhiko) [JP/JP]; 〒570-8677 大阪府 守口市 京阪本通2丁目5番5号 三洋電機株式会社内 Osaka (JP). 木下 茂雄 (KINOSHITA, Shigeo) [JP/JP]; 〒570-8677 大阪府 守口市 京阪本通2丁目5番5号 三洋電機株式会社内 Osaka (JP).

(74) 代理人: 西岡 伸泰 (NISHIOKA, Nobuyasu); 〒540-0026 大阪府 大阪市 中央区内本町2丁目1番13号 住友生命・大西ビル10階 Osaka (JP).

(81) 指定国 (国内): CN, JP, US.

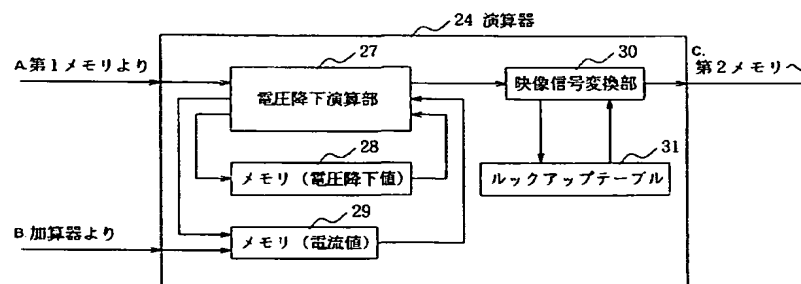
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).

添付公開書類:  
— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: PLANAR DISPLAY APPARATUS

(54) 発明の名称: 平面型表示装置



A...FROM FIRST MEMORY  
B...FROM ADDER  
27...VOLTAGE DROP CALCULATOR  
28...MEMORY (VOLTAGE DROP VALUE)  
29...MEMORY (CURRENT VALUE)  
30...VIDEO SIGNAL CONVERTER  
31...LOOKUP TABLE  
C...TO SECOND MEMORY  
24...CALCULATOR

(57) Abstract: A planar display apparatus includes a voltage drop calculator (27) for calculating a voltage drop generated according to a position of each of a plurality of pixels arranged along each of the drive lines and a video signal converter (30) and a lookup table (31) for correcting an input signal to be supplied to each of the pixels according to the voltage drop calculated. This prevents cross talk caused by the voltage drop.

[続葉有]

WO 03/027999 A1



---

(57) 要約:

本発明に係る平面型表示装置は、各駆動ラインに沿って並ぶ複数の画素について、各画素の位置に応じて発生する電圧降下を算出する電圧降下演算部(27)を具え、算出された電圧降下の大きさに応じて、各画素に供給すべき入力信号を補正するための映像信号変換部(30)及びルックアップテーブル(31)を具えており、これによって電圧降下に起因するクロストークを防止する。

## 明 細 書

## 平面型表示装置

## 5 技術分野

本発明は、有機エレクトロルミネッセンス表示装置や無機エレクトロルミネッセンス表示装置の如き、平面型表示装置に関するものである。

## 背景技術

- 10 近年、有機エレクトロルミネッセンスディスプレイ(以下、有機ELディスプレイという)や無機エレクトロルミネッセンスディスプレイ(以下、無機ELディスプレイ)などの自己発光式の平面型ディスプレイの開発が進んでおり、例えば携帯電話機に有機ELディスプレイを採用することが検討されている。

- 15 有機ELディスプレイは、図6及び図7に示す如く、ガラス基板(11)をベースとして、有機発光層(14)の両側に有機正孔輸送層(15)及び有機電子輸送層(16)を配置して有機層(13)を形成すると共に、該有機層(13)の両側に陽極(12)及び陰極(17)を配置して構成されており、陽極(12)と陰極(17)の間に所定の電圧を印加することによって、有機発光層(14)を発光させるものである。

- 20 陽極(12)は透明なITO(indium tin oxide)を材料とし、陰極(17)は例えばAl-Li合金を材料として、それぞれストライプ状に形成され、互いに交叉する方向にマトリクス配置されている。又、陽極(12)はデータ電極、陰極(17)は走査電極として用いられ、水平方向に伸びる1本の走査電極が選ばれた状態で、垂直方向に伸びる各データ電極に、入力データに応じた電圧を印加することによって、該走査電極と各データ電極の交叉点で有機層(13)を発光させて、1ライン分の表示を行なう。そして、走査電極を順次垂直方向へ切り替えることによって垂直方向に走査し、1フレーム分の表示を行なう。
- 25

この様な有機ELディスプレイ(1)の駆動方式としては、上述の如く走査電極とデータ電極を用いて時分割駆動するパッシブマトリクス駆動型と、各画素の発光を1垂直走査期間に亘って維持するアクティブマトリクス駆動型が知られている。

- 5 一方、無機ELディスプレイは、図10及び図11に示す如く、ガラスやセラミックなどからなる基板(110)をベースとして、無機発光層(140)の片側に誘電体層(150)を配置して無機層(130)を形成すると共に、該無機層(130)の両側に第1電極(120)及び第2電極(170)を配置して構成されており、第1電極(120)と第2電極(170)の間に交流電圧を印加することによって、無機発光層(140)を発光させるものである。

無機ELディスプレイは、パッシブマトリクス駆動型の有機ELディスプレイと同様に、走査電極とデータ電極を用いて時分割駆動することが知られている。尚、有機ELディスプレイは、その発光層に電流を流す際に直流駆動するのに対して、無機ELディスプレイは、その発光層に電流を流す際に交流駆動する。

- 15 アクティブマトリクス駆動型の有機ELディスプレイにおいては、図8に示す如く、1つの画素(10)を構成すべき1つの有機EL素子(20)毎に、オン/オフ機能を発揮する第1トランジスタTR1と、入力データを電流値に変換する第2トランジスタTR2と、メモリ機能を発揮する容量素子Cとが配備され、第2トランジスタTR2のソースには、駆動ライン(4)が接続されている。又、走査電極を駆動すべきゲートドライバ(61)と、データ電極を駆動すべきソースドライバ(62)とによって、駆動回路(6)が構成される。

- 25 先ず、ゲートドライバ(61)によって各走査電極に順次電圧を印加し、同一走査電極に繋がっている第1トランジスタTR1を導通状態にし、この走査に同期してソースドライバ(62)にデータ(入力信号)を供給する。このとき、第1トランジスタTR1が導通状態であるので、該データは容量素子Cに蓄積される。

次に、この容量素子Cに蓄積されたデータの電荷量によって第2トランジスタ

TR 2の動作状態が決まる。例えば、第2トランジスタTR 2が動作状態となると仮定すると、該第2トランジスタTR 2を経て有機EL素子(20)に電流が供給される。この結果、該有機EL素子(20)が点灯する。この点灯状態は、1垂直走査期間に亘って保持される。

- 5 有機ELディスプレイ(1)は、上述の如く自己発光式であって、必要な画素だけを点灯させればよいので、バックライトを常時点灯させる必要のある液晶ディスプレイと比較して、消費電力の節減が可能である。このことは、無機ELディスプレイを含む全ての自己発光式の平面型表示装置について同様である。

- しかしながら、有機ELディスプレイ(1)においては、例えば図9に示す如く、  
10 有機ELディスプレイ(1)の画面中央領域Bに白色を表示し、その周囲をある一定の中間色に表示した場合、破線で示す駆動ライン(電力供給ライン)の上下領域A及びA'においては、左右の中間色を表示した領域と比べて、入力信号に対応する輝度よりも低い輝度となって、所謂クロストークが発生する問題があった。勿論、中央領域Bにおいても入力信号に対応する輝度よりも低い輝度となるが、  
15 対比するものがないため、輝度低下は目立たない。

そこで本発明の目的は、クロストークを抑制することが出来る平面型表示装置を提供することである。

#### 発明の開示

- 20 出願人は、自己発光式の平面型表示装置において上述のクロストークが発生する原因を次の様に解明した。尚、以下の説明では、アクティブマトリクス駆動型の有機ELディスプレイにおける原因について述べるが、パッシブマトリクス駆動型の有機ELディスプレイや無機ELディスプレイにおいても同様にクロストークの原因が解明される。

- 25 図9の如く有機ELディスプレイの画面の内、一部の領域Bを白色で表示せんとする場合、該領域Bに配置されている複数の第2トランジスタのゲートには、

大きな入力電圧が印加され、これに応じて、該第2トランジスタのソースドレイン間には、駆動ライン(4)から大きな電流が流れることになる。

ところで、駆動ライン(4)においては、その一端が接続された電流源から供給される電流が、駆動ライン(4)を一方向に流れつつ、各画素(10)の第2トランジスタTR2へ分流して、各第2トランジスタへ電流が供給されるため、分流点での電流値は、最上流位置の分流点で最も大きく、最下流位置の分流点で最も小さくなる。又、駆動ライン(4)を流れる電流は、駆動ライン(4)の長さに応じた電気抵抗の影響を受けると共に、この電気抵抗によって電圧降下が発生する。

以上のように、駆動ラインには発光量に応じた電流を供給する必要があるため、有機ELディスプレイには、駆動ラインに電流を供給する電源回路やドライバ回路が接続される。そして、これらの電源回路やドライバ回路にも、出力抵抗が存在するため、発光量に応じて駆動ラインの抵抗による電圧降下のみならず、電源回路やドライバ回路の出力抵抗による電圧抵抗も発生する。

従って、図9に示す例においては、領域Aで画素毎の電圧降下は最も大きくなるが、トータルの電圧降下は領域A'で最大となる。ここでいうトータルの電圧降下とは、後述の数1で表わされる電圧降下 $\Delta V$ を意味している。つまり、領域Bよりも上流側の領域A及び下流側の領域A'に配置されている第2トランジスタへ供給される電流が減少し、この結果、入力信号に応じた輝度が得られず、クロストークが発生していたのである。勿論、領域Bにおいても電圧降下は発生しているが、対比すべき映像が隣接して存在しないために、輝度低下は目立たない。

本発明に係る平面型表示装置は、発光層の両側に2つの電極を配備して各画素が構成され、駆動ラインを通じて各画素に駆動信号を供給することにより、両電極間に入力信号に応じた電圧を印加し、発光層を発光させるものであって、各画素に供給すべき駆動信号に発生する電圧降下の大きさに応じて入力信号を補正する入力信号補正手段を具えている。尚、発光層は、有機材料又は無機材料から形

成されている。

具体的には、本発明に係る平面型表示装置は、発光層を挟んで両側に一对の電極を配備し、該発光層によって構成される複数の画素のそれぞれについて、駆動ラインを通じて供給される駆動信号によって両電極間に入力信号に応じた電圧を印加し、発光層を発光させるものであって、

各駆動ラインについて、各画素に供給すべき入力信号に基づき、各画素位置に応じて駆動ラインに発生する電圧降下を算出する電圧降下算出手段と、

算出された電圧降下の大きさに応じて、各画素に供給すべき入力信号を補正する入力信号補正手段

10 とを具えている。

上記本発明の平面型表示装置においては、各駆動ラインについて、各画素の位置に応じて駆動ラインに発生する電圧降下が算出され、該電圧降下の大きさに応じて、各画素に供給すべき入力信号が補正されるので、各画素は、入力信号に応じた輝度で発光することになる。

15 尚、アクティブマトリクス型の有機EL表示装置においては、陰極はシート状に形成される一方、陽極はストライプ状に形成される。又、有機層によって構成される複数の画素のそれぞれに、陰極の電圧によってオン／オフする第1トランジスタTR1と、第1トランジスタがオンとなることによって陽極から入力される信号を記憶する容量素子Cと、駆動ラインから供給される駆動信号(電力)によって前記入力信号に応じた駆動電流を発生する第2トランジスタTR2とが配備される。

具体的構成において、電圧降下算出手段は、入力信号に応じて各画素に流れる電流の大きさと、各画素の位置に応じて決まる抵抗値とに基づいて、電圧降下を算出するものである。

25 又、具体的構成において、電圧降下算出手段は、RGB各画素の材料特性に応じて決まる係数を有し、該係数と各画素に対する入力信号に応じて、各画素に流

れる電流の大きさを算出するものである。

他の具体的構成において、入力信号補正手段は、算出された電圧降下の大きさを、各画素に流れる電流の低下量に換算する第1換算手段と、該第1換算手段から得られる電流の低下量を、各画素に供給すべき入力信号の補正量に換算する第2換算手段とから構成される。

更に具体的な構成において、駆動ラインは、表示映像の走査方向と同方向に伸びるストライプ状に形成されている。

上述の如く、本発明に係る平面型表示装置によれば、駆動ラインに発生する電圧降下に拘わらず、各画素は入力信号に応じた輝度で発光するので、該電圧降下に起因するクロストークが発生することはない。

#### 図面の簡単な説明

図1は、本発明に係る有機EL表示装置の構成を示すブロック図である。

図2は、演算器の具体的構成を示すブロック図である。

図3は、本発明に用いるアクティブマトリクス駆動型有機ELディスプレイの一部破断斜視図である。

図4は、本発明に用いる他のアクティブマトリクス駆動型有機ELディスプレイの一部破断斜視図である。

図5は、各画素に対する駆動系統の等価回路図である。

図6は、パッシブマトリクス駆動型有機ELディスプレイの積層構造を示す図である。

図7は、パッシブ駆動型有機ELディスプレイの一部破断斜視図である。

図8は、アクティブマトリクス駆動型有機ELディスプレイの等価回路図である。

図9は、アクティブマトリクス駆動型有機ELディスプレイの問題点を説明する図である。



図10は、パッシブマトリクス駆動型無機ELディスプレイの積層構造を示す図である。

図11は、パッシブマトリクス駆動型無機ELディスプレイの一部破断斜視図である。

5

発明を実施するための最良の形態

以下、本発明をアクティブマトリクス型の有機ELディスプレイに実施した形態につき、図面に沿って具体的に説明する。図1に示す如く、本発明に係る有機EL表示装置は、アクティブマトリクス型の有機ELディスプレイ(2)と、該有機ELディスプレイ(2)に駆動用電力を供給する電源回路(3)とを具えており、  
10 該有機ELディスプレイ(2)に対する入力信号は、図1に示す補正回路Cを経て後述の補正処理を受けた後、有機ELディスプレイ(2)に供給される。

有機ELディスプレイ(2)は、図3に示す如く陽極(12)を画面垂直方向に伸びるストライプ状に形成する一方、陰極(18)はシート状に形成したタイプや、図4  
15 に示す如く陽極(12)を画面水平方向に伸びるストライプ状に形成する一方、陰極(18)はシート状に形成したタイプを採用することが出来るが、本実施例では、図4に示すタイプの有機ELディスプレイ(2)を採用する。

図1に示す補正回路Cにおいて、入力信号は先ず、A/Dコンバータ(21)を経て、デジタルデータに変換された後、第1メモリ(22)と加算器(23)に供給される。  
20 第1メモリ(22)は、入力されたデータを一旦保存(書込み)し、1水平走査期間(1H)の経過後、後段の演算器(24)へデータを出力(読出し)するものであって、読出しと書込みを同時に行なうことによって1Hの遅延処理を施している。又、加算器(23)は、入力されたデータを1H分だけ積算して、後段の演算器(24)へ出力するものである。

25 演算器(24)においては、第1メモリ(22)から入力されるデータと、演算器(23)から入力される積算値とに基づいて、後述の演算処理を実行することにより、前

記駆動ラインの電圧降下の大きさに応じて、入力データに補正を施し、補正されたデータを第2メモリ(25)に一旦保存する。その後、第2メモリ(25)から読み出されたデータがD/Aコンバータ(26)を経てアナログの信号に変換された後、有機ELディスプレイ(2)へ供給される。

- 5      ここで、演算器(24)によるデータ補正の原理につき、図5を用いて説明する。  
 図5において、水平方向に伸びる電力供給用の1本の駆動ライン(4)には、1水平走査線上の画素数(n)に一致する複数の第2トランジスタTR2と有機EL素子(20)が並列に接続されており、各第2トランジスタTR2のゲートには、入力データに応じた階調電圧が印加され、該電圧に応じて、駆動ライン(4)から第2トランジスタTR2を経て有機EL素子(20)へ供給される電流が制御される。

- 10      ここで、駆動ライン(4)上の各第2トランジスタへの分流点を図示の如く上流側から下流側へ向かってポイント1～ポイントNとし、駆動ライン(4)の電流源(図示省略)との接続点(コンタクト部)からポイント1までの抵抗をR0、各画素を電流が流れるときの電気抵抗をRとし、各画素を流れる電流をI1～Inとすると、各ポイントにおける電圧降下ΔV1～ΔVnは、下記数式1によって表わされる。

(数式1)

$$\begin{aligned}
 \Delta V 1 &= (I 1 + I 2 + I 3 + \cdots I_{n-1} + I n) \times R 0 \\
 &\quad + \underline{(I 1 + I 2 + I 3 + \cdots I_{n-1} + I n) \times R} \\
 20 \quad \Delta V 2 &= (I 1 + I 2 + I 3 + \cdots I_{n-1} + I n) \times R 0 \\
 &\quad + (I 1 + I 2 + I 3 + \cdots I_{n-1} + I n) \times R \\
 &\quad + \underline{(I 2 + I 3 + \cdots I_{n-1} + I n) \times R} \\
 \Delta V 3 &= (I 1 + I 2 + I 3 + \cdots I_{n-1} + I n) \times R 0 \\
 &\quad + (I 1 + I 2 + I 3 + \cdots I_{n-1} + I n) \times R \\
 25 \quad &\quad + (I 2 + I 3 + \cdots I_{n-1} + I n) \times R \\
 &\quad + \underline{(I 3 + \cdots I_{n-1} + I n) \times R}
 \end{aligned}$$

$$\begin{aligned} \Delta V_{n-1} = & (I_1 + I_2 + I_3 + \dots + I_{n-1} + I_n) \times R_0 \\ & + (I_1 + I_2 + I_3 + \dots + I_{n-1} + I_n) \times R \\ & + (I_2 + I_3 + \dots + I_{n-1} + I_n) \times R \\ & + (I_3 + \dots + I_{n-1} + I_n) \times R \end{aligned}$$

$$+ \underline{(I_{n-1} + I_n) \times R}$$

$$\begin{aligned} \Delta V_n = & (I_1 + I_2 + I_3 + \dots + I_{n-1} + I_n) \times R_0 \\ & + (I_1 + I_2 + I_3 + \dots + I_{n-1} + I_n) \times R \\ & + (I_2 + I_3 + \dots + I_{n-1} + I_n) \times R \\ & + (I_3 + \dots + I_{n-1} + I_n) \times R \end{aligned}$$

$$+ (I_{n-1} + I_n) \times R$$

$$+ \underline{I_n \times R}$$

上記数式 1 において、下線を施した項は、各ポイントの電圧降下式において、  
1 つ前のポイントの電圧降下式に対して付加された項を表わしている。上記数式  
1 の電圧降下に応じた電圧を、各第 2 トランジスタ TR 2 のゲートへ印加すべき  
階調電圧に上乗せすることによって、電圧降下に影響を受けない所望の電流値、  
即ち発光輝度を得ることが出来る。

尚、抵抗  $R_0$  による電圧降下を A とし、各画素を流れる電流  $I_1 \sim I_n$  の合計  
値を I とすると、各ポイントの電圧降下式を 1 つの前のポイントの電圧降下式で  
置き換えることによって、数式 1 は下記数式 2 に書き換えることが出来る。

(数式 2)

$$\Delta V_1 = A + \underline{I \times R}$$

$$\Delta V_2 = \Delta V_1 + \underline{(\text{ポイント 1 の電流値} - I_1) \times R}$$

$$\Delta V_3 = \Delta V_2 + \underline{(\text{ポイント 2 の電流値} - I_2) \times R}$$

5

$$\Delta V_{n-1} = \Delta V_{n-2} + \underline{(\text{ポイント } n-2 \text{ の電流値} - I_{n-2}) \times R}$$

$$\Delta V_n = \Delta V_{n-1} + \underline{(\text{ポイント } n-1 \text{ の電流値} - I_{n-1}) \times R}$$

- 10      そこで、図 1 に示す演算器 (24) として、図 2 に示す具体的構成を採用する。図 2 において、前記第 1 メモリ (22) から入力されるデータは電圧降下演算部 (27) に供給されると共に、前記加算器 (23) から入力されるデータは第 4 メモリ (29) に保存される。電圧降下演算部 (27) は、電圧降下算出の対象とするポイントの 1 つ前のポイントの電圧降下値及び電流値に基づいて、対象ポイントの電圧降下値及び
- 15      電流値を算出するものであり、算出された電圧降下値及び電流値はそれぞれ第 3 メモリ (28) 及び第 4 メモリ (29) に格納される。

- 電圧降下演算部 (27) は、先ず、第 4 メモリ (29) に保存されているデータ (電流値  $I$ ) に基づいて、ポイント 1 の電圧降下値  $\Delta V_1$  と電流値を算出し、その結果をそれぞれ第 3 メモリ (28) 及び第 4 メモリ (29) に供給する。続いて、電圧降下演算部
- 20      (27) は、第 3 メモリ (28) に格納されているポイント 1 の電圧降下値  $\Delta V_1$  と、第 4 メモリ (29) に格納されているポイント 1 の電流値に基づいて、ポイント 2 の電圧降下値  $\Delta V_2$  と電流値を算出し、その結果をそれぞれ第 3 メモリ (28) 及び第 4 メモリ (29) に供給する。この様にして、順次、各ポイントの電圧降下値と電流値を算出する。この結果、全てのポイントの電圧降下値が得られることになる。
- 25      又、電圧降下演算部 (27) から得られる各ポイントの電圧降下値は映像信号変換部 (30) へ供給される。映像信号変換部 (30) にはルックアップテーブル (31) が接続

されており、映像信号変換部(30)は、ルックアップテーブル(31)を参照することによって、電圧降下演算部(27)から供給される電圧降下値に信号変換を施す。ルックアップテーブル(31)には、各第2トランジスタTR2について、ソースドレイン間の電圧と電流の関係が規定されると共に、ベース電圧とソースドレイン間の電流との関係が規定されている。

映像信号変換部(30)は、ルックアップテーブル(31)を参照することによって、各ポイントの電圧降下値を第2トランジスタTR2の電流減少量に変換し、更にその電流減少量を補うために必要なベース電圧の増大量に変換し、その結果を第1メモリ(22)から得られる元の入力データに加算して、データの補正を施し、補正されたデータを第2メモリ(25)へ出力する。尚、映像信号変換部(30)による変換の関係がリニアの関係、若しくは関数式で表わすことが出来る場合は、ルックアップテーブル(31)を用いた信号変換に代えて、定数を乗算する処理や関数式を用いた演算処理を採用することも可能である。

又、図1の電源回路(3)に出力抵抗が存在し、上述の駆動ラインの配線抵抗による電圧降下と同様の現象が、電源回路(3)の出力抵抗によっても発生する。従って、この電圧降下に関しても、駆動ラインの配線抵抗による電圧降下と同様の方法で、補正を行なうことが可能である。

上記本発明の有機EL表示装置によれば、駆動ラインに発生する電圧降下や電源回路(3)で発生する電圧降下に応じて各画素に対する入力信号が補正されるので、電圧降下に拘わらず各画素は入力信号に応じた輝度で発光し、該電圧降下に起因するクロストークが発生することはない。又、駆動ライン(4)を水平走査線に沿って配備しているので、上述の補正処理を1水平走査線毎に行なうことが可能であり、これによって演算処理が簡易となっている。

尚、本発明の各部構成は上記実施の形態に限らず、請求の範囲に記載の技術的範囲内で種々の変形が可能である。例えば、本発明は、アクティブマトリクス駆動型の有機ELディスプレイに限らず、パッシブマトリクス駆動型の有機ELデ

ィスプレイやパッシブマトリクス駆動型の無機E Lディスプレイにも実施することが可能である。

## 請求の範囲

1. 発光層の両側に 2 つの電極を配備して各画素が構成され、駆動回路から駆動ラインを通じて各画素に駆動信号を供給することにより、両電極間に入力信号に応じた電圧を印加し、発光層を発光させる平面型表示装置において、各画素に供給すべき駆動信号に発生する電圧降下の大きさに応じて入力信号を補正する入力信号補正手段を具備していることを特徴とする平面型表示装置。
- 5 請求の範囲第 1 項に記載の平面型表示装置。
2. 前記入力信号補正手段は、各画素位置に応じて発生する発光量の低下量を算出する発光低下量算出手段を具備し、その算出結果に基づいて入力信号を補正する
- 10 請求の範囲第 1 項に記載の平面型表示装置。
3. 前記入力信号補正手段は、各画素に供給すべき入力信号と各画素位置に応じて、補正された入力信号を生成する補正入力信号生成手段を具備している請求の範囲第 1 項に記載の平面型表示装置。
4. 前記入力信号補正手段は、各画素に対する入力信号に対し、各画素位置に応じて駆動ラインに発生する電圧降下分の補償を施すものである請求の範囲第 1 項
- 15 に記載の平面型表示装置。
5. 前記入力信号補正手段は、各画素に対する入力信号に対し、各駆動ラインへ駆動信号を供給する駆動回路に発生する電圧降下分の補償を施すものである請求の範囲第 1 項に記載の平面型表示装置。
- 20 6. 発光層は、有機材料から形成されている請求の範囲第 1 項乃至第 5 項の何れかに記載の平面型表示装置。
7. 発光層は、無機材料から形成されている請求の範囲第 1 項乃至第 5 項の何れかに記載の平面型表示装置。
8. 発光層を挟んで両側に一対の電極を配備し、該発光層によって構成される複数の画素のそれぞれについて、駆動ラインを通じて供給される駆動信号によって
- 25 両電極間に入力信号に応じた電圧を印加し、発光層を発光させる平面型表示装置

において、

各駆動ラインについて、各画素に供給すべき入力信号に基づき、各画素位置に応じて駆動ラインに発生する電圧降下を算出する電圧降下算出手段と、

算出された電圧降下の大きさに応じて、各画素に供給すべき入力信号を補正す

5 入る入力信号補正手段

とを具えていることを特徴とする平面型表示装置。

9. 発光層は、有機材料から形成されている請求の範囲第8項に記載の平面型表示装置。

10 10. 発光層は、無機材料から形成されている請求の範囲第8項に記載の平面型表示装置。

11. アクティブマトリクス駆動においては、陰極はシート状に形成される一方、陽極はストライプ状に形成されている請求の範囲第8項乃至第10項の何れかに記載の平面型表示装置。

15 12. パッシブマトリクス駆動においては、2つの電極は、一方が水平方向に伸びるストライプ状に形成され、他方が垂直方向に伸びるストライプ状に形成されている請求の範囲第8項乃至第10項の何れかに記載の平面型表示装置。

13. 駆動ラインは、表示映像の走査方向と同方向に伸びるストライプ状に形成されている請求の範囲第8項乃至第12項の何れかに記載の平面型表示装置。

20 14. 電圧降下算出手段は、入力信号に応じて各画素に流れる電流の大きさと、各画素の位置に応じて決まる抵抗値とに基づいて、電圧降下を算出する請求の範囲第8項乃至第13項の何れかに記載の平面型表示装置。

15. 電圧降下算出手段は、RGB各画素の材料特性に応じて決まる係数を有し、該係数と各画素に対する入力信号に応じて、各画素に流れる電流の大きさを算出する請求の範囲第8項乃至第13項の何れかに記載の平面型表示装置。

25 16. 入力信号補正手段は、算出された電圧降下の大きさを、各画素に流れる電流の低下量に換算する第1換算手段と、該第1換算手段から得られる電流の低下



量を、各画素に供給すべき入力信号の補正量に換算する第 2 換算手段とから構成される請求の範囲第 8 項乃至第 15 項の何れかに記載の平面型表示装置。

図1

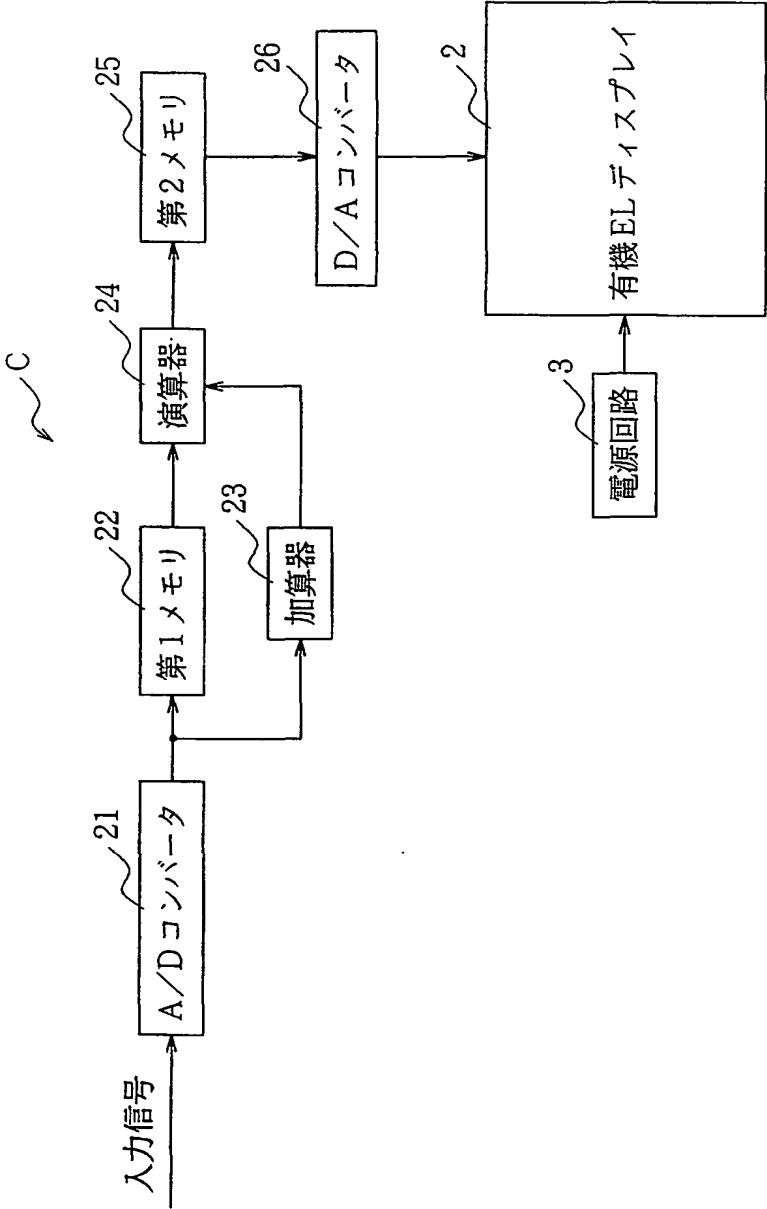


図2

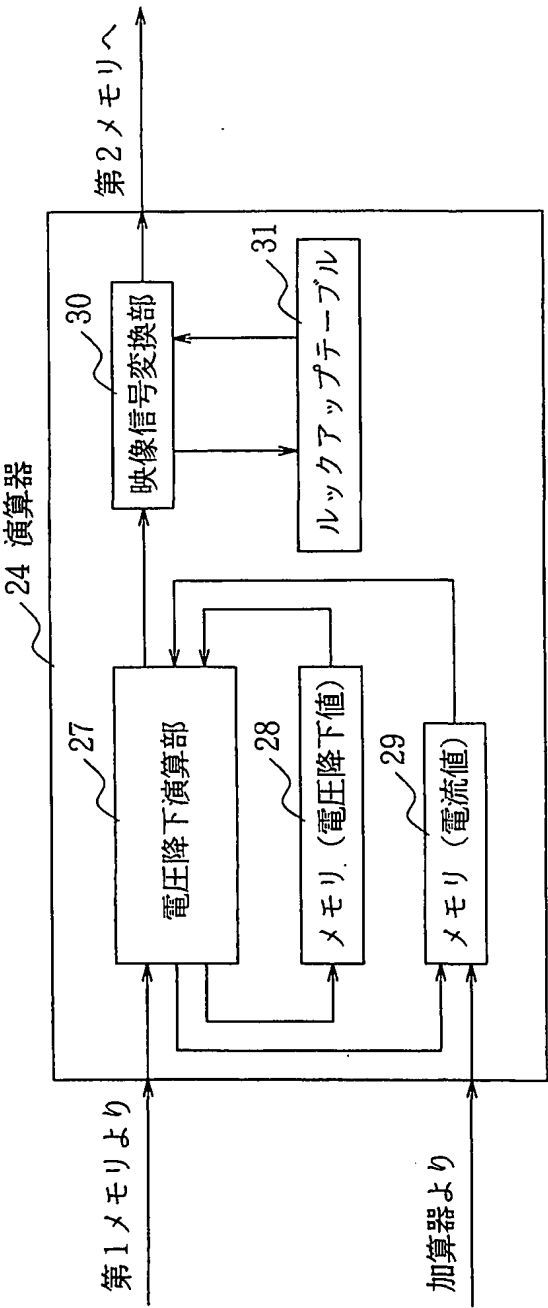


図 3

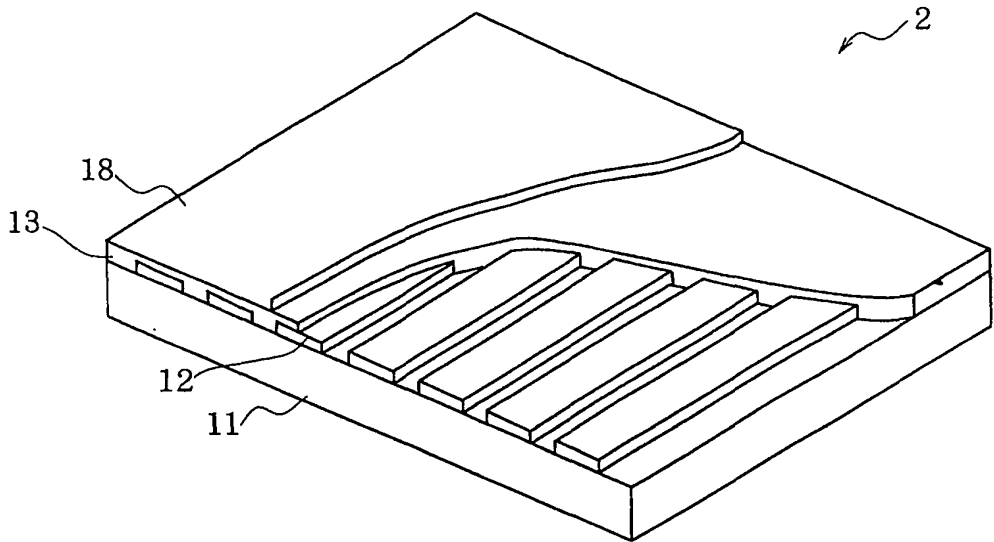


図 4

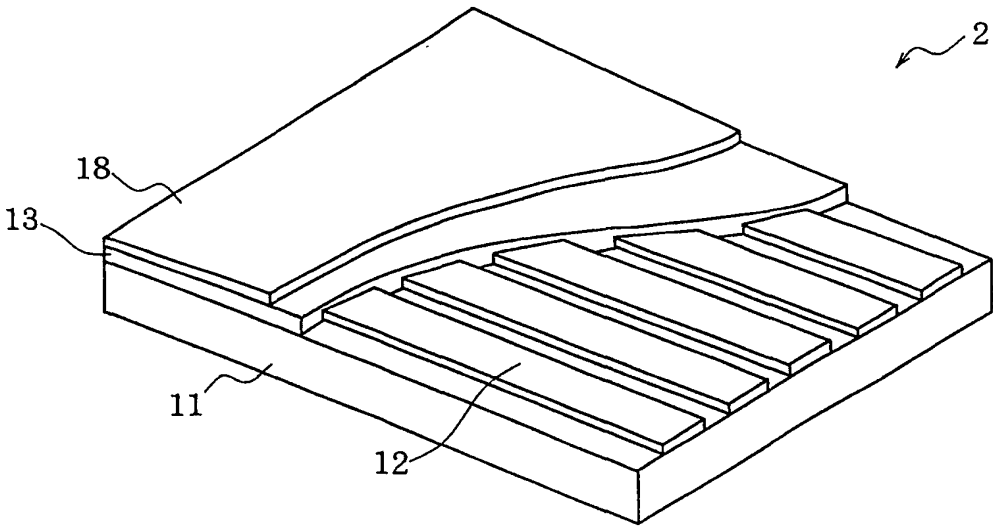


図5

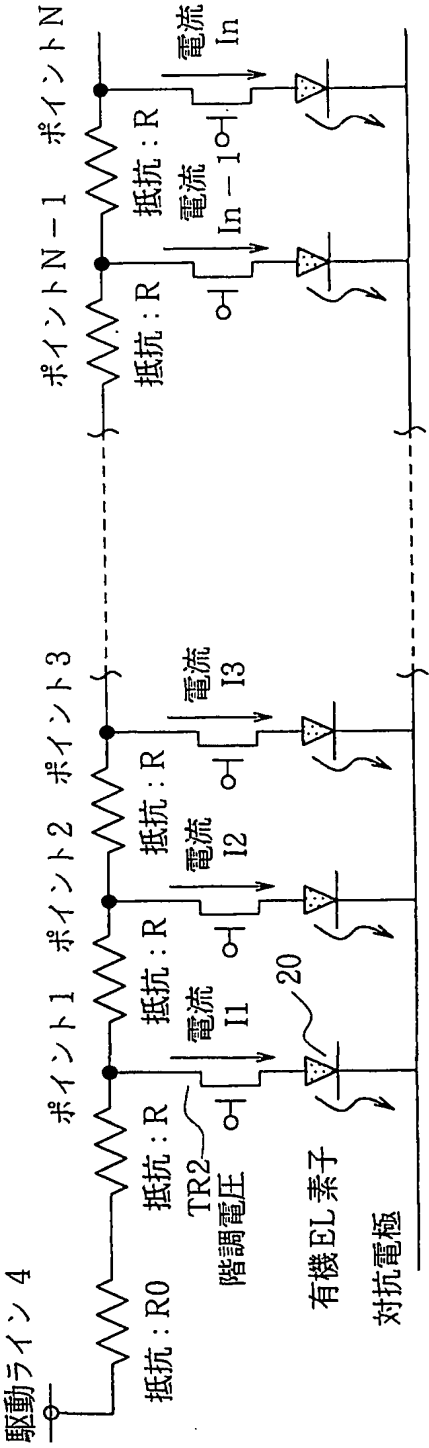


図6

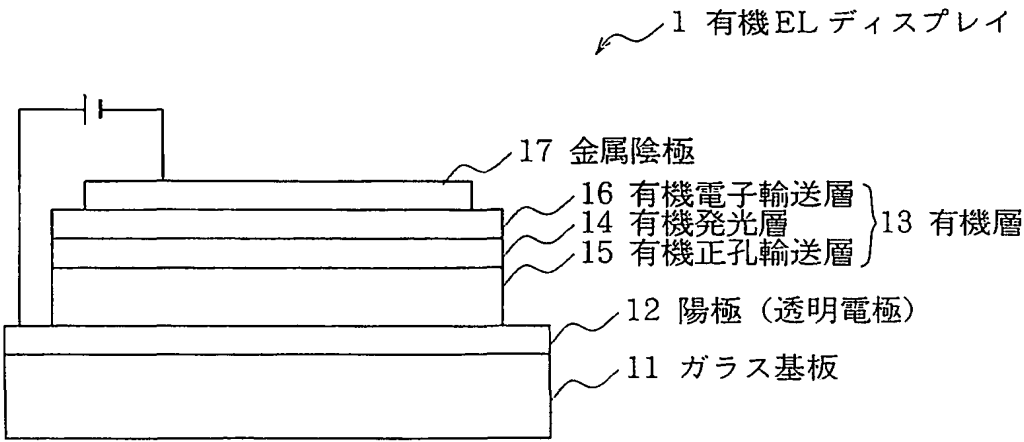
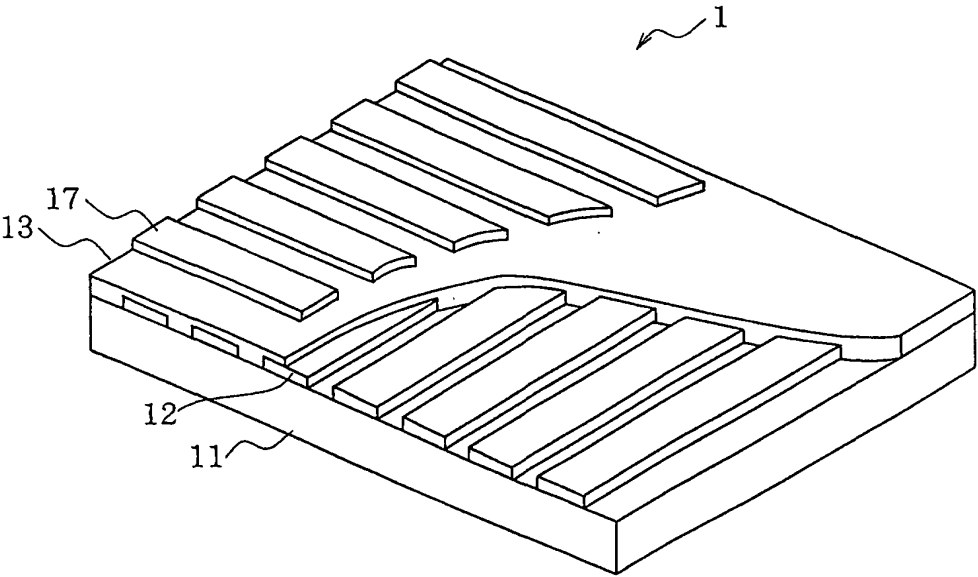
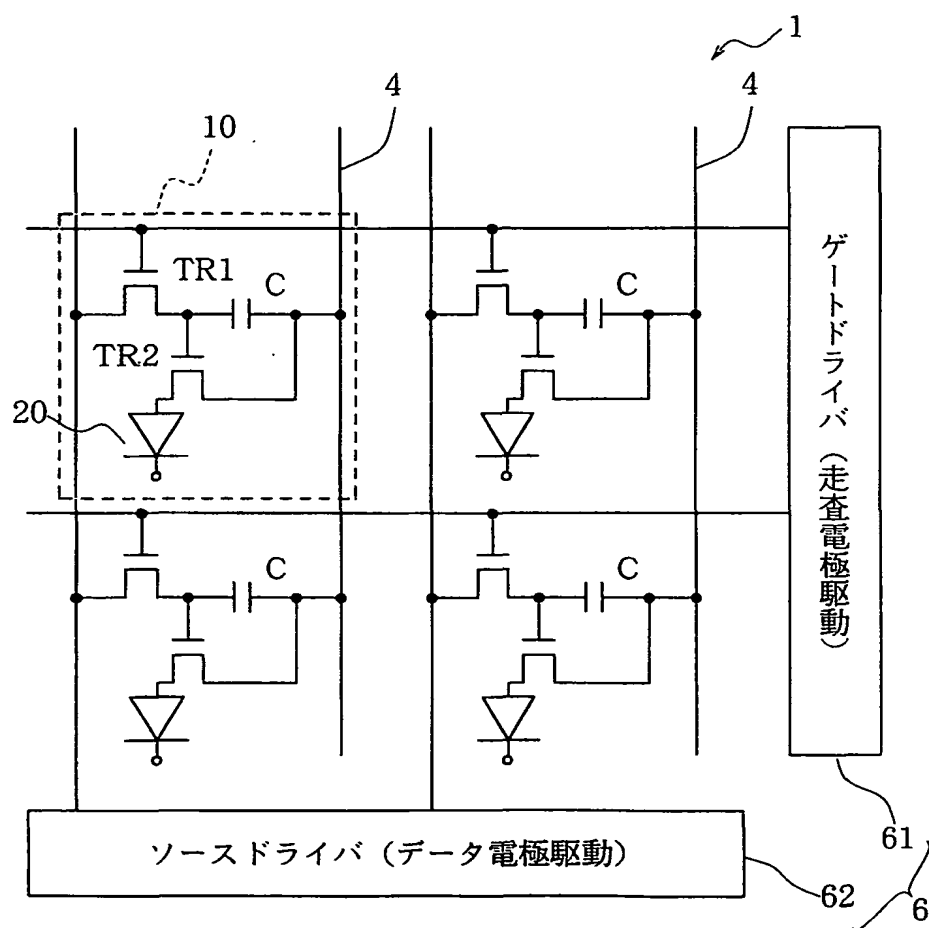


図7



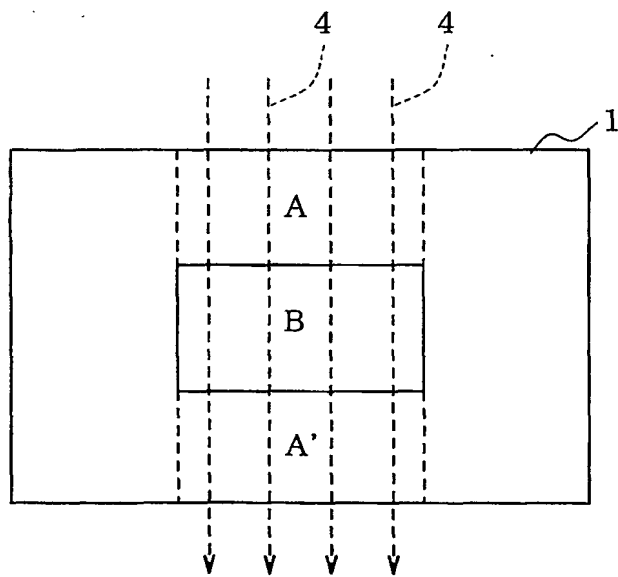
6/8

図 8



7/8

図 9





8/8

図 10

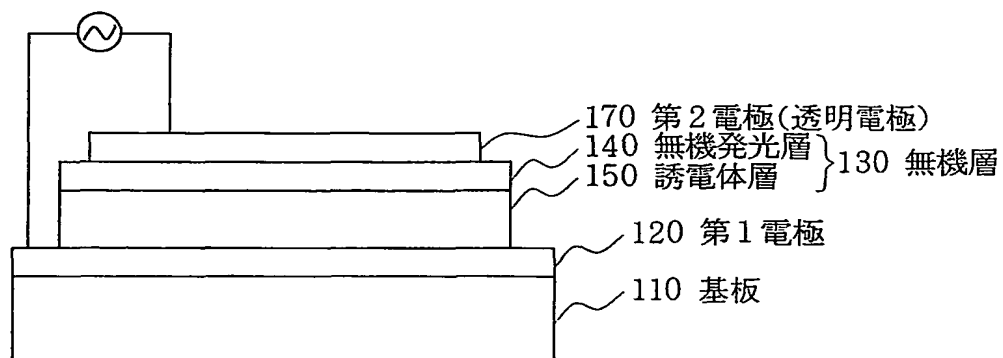
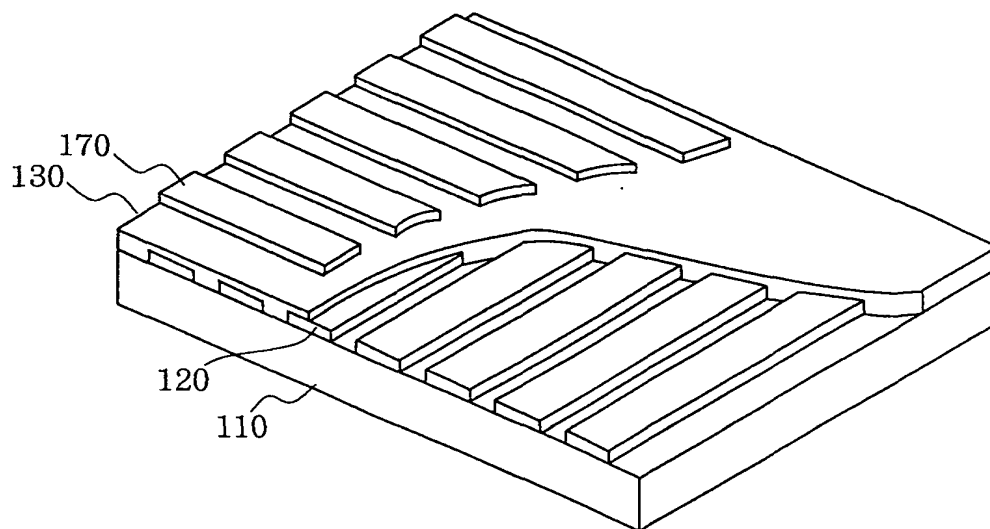


図 11



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/09922

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> G09G3/30, 3/20, H05B33/12

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> G09G3/30, 3/20, H05B33/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Jitsuyo Shinan Toroku Koho	1996-2002
Kokai Jitsuyo Shinan Koho	1971-2002	Toroku Jitsuyo Shinan Koho	1994-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 8-248920 A (Canon Inc.), 27 September, 1996 (27.09.96), Full text; all drawings & EP 0686993 A1 & US 5734361 A	1-16
Y	JP 2000-242208 A (Canon Inc.), 08 September, 2000 (08.09.00), Par. No. [0238] (Family: none)	1-16
Y	JP 2001-109398 A (Sanyo Electric Co., Ltd.), 20 April, 2001 (20.04.01), Full text; all drawings (Family: none)	1-6, 8-9, 11, 13-16

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
29 October, 2002 (29.10.02)

Date of mailing of the international search report  
19 November, 2002 (19.11.02)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

Form PCT/ISA/210 (second sheet) (July 1998)

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/09922

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-338413 A (Canon Inc.), 10 December, 1999 (10.12.99), Par. Nos. [0051] to [0079]; Figs. 1 to 6 (Family: none)	5
A	JP 61-83596 A (Sharp Corp.), 28 April, 1986 (28.04.86), Full text; all drawings & GB 2165078 A & DE 3534350 A1 & US 4686426 A & US 4983885 A	5
Y	JP 10-112391 A (Mitsubishi Electric Corp.), 28 April, 1998 (28.04.98), Full text; all drawings (Family: none)	6, 9, 11
Y	JP 7-295509 A (Tec Co., Ltd.), 10 November, 1995 (10.11.95), Full text; all drawings (Family: none)	7, 10-11
A	JP 9-115673 A (Sony Corp.), 02 May, 1997 (02.05.97), Full text; all drawings & US 5886474 A & US 6177767 A	1-16
A	JP 3-189621 A (Seiko Epson Corp.), 19 August, 1991 (19.08.91), Full text; all drawings & EP 0434033 A2	1-16

Form PCT/ISA/210 (continuation of second sheet) (July 1998)

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
 Int. Cl<sup>7</sup> G 0 9 G 3 / 3 0, 3 / 2 0  
 H 0 5 B 3 3 / 1 2

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
 Int. Cl<sup>7</sup> G 0 9 G 3 / 3 0, 3 / 2 0  
 H 0 5 B 3 3 / 1 2

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年  
 日本国公開実用新案公報 1971-2002年  
 日本国実用新案登録公報 1996-2002年  
 日本国登録実用新案公報 1994-2002年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 8-248920 A (キヤノン株式会社) 1996. 09. 27 全文, 全図 & EP 0686993 A1 & US 5734361 A	1-16
Y	J P 2000-242208 A (キヤノン株式会社) 2000. 09. 08 段落番号【0238】 (ファミリーなし)	1-16

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」 口頭による開示、使用、展示等に言及する文献  
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」 同一パテントファミリー文献

国際調査を完了した日 29. 10. 02

国際調査報告の発送日 19.11.02

国際調査機関の名称及びあて先  
 日本国特許庁 (ISA/J P)  
 郵便番号100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
 西島 篤宏



2 G 9 3 0 8

電話番号 03-3581-1101 内線 3225

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-109398 A (三洋電機株式会社) 2001. 04. 20 全文, 全図 (ファミリーなし)	1-6, 8-9, 11, 13-16
Y	JP 11-338413 A (キヤノン株式会社) 1999. 12. 10 段落番号【0051】-【0079】, 第1-6図 (ファミリーなし)	5
A	JP 61-83596 A (シャープ株式会社) 1986. 04. 28 全文, 全図 & GB 2165078 A & DE 3534350 A1 & US 4686426 A & US 4983885 A	5
Y	JP 10-112391 A (三菱電機株式会社) 1998. 04. 28 全文, 全図 (ファミリーなし)	6, 9, 11
Y	JP 7-295509 A (株式会社テック) 1995. 11. 10 全文, 全図 (ファミリーなし)	7, 10-11
A	JP 9-115673 A (ソニー株式会社) 1997. 05. 02 全文, 全図 & US 5886474 A & US 6177767 A	1-16
A	JP 3-189621 A (セイコーエプソン株式会社) 1991. 08. 19 全文, 全図 & EP 0434033 A2	1-16